

PUB. NO.: 07-074425 [JP 7074425 A]
PUBLISHED: March 17, 1995 (19950317)
INVENTOR(s): ISHIKAWA MAKOTO
APPLICANT(s): NEC CORP [000423] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 05-218292 [JP 93218292]
FILED: September 02, 1993 (19930902)
INTL CLASS: [6] H01S-003/18
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)
JAPIO KEYWORD: R002 (LASERS); R095 (ELECTRONIC MATERIALS -- Semiconductor
Mixed Crystals)

ABSTRACT

PURPOSE: To acquire a highly reliable 0.7 to 1.1. μ m distortion quantum well semiconductor laser in a high yield by readily selecting an element which operates stably for a long time by a simple screening process by making light emission stripe in the orientation <-110>.

CONSTITUTION: After a dielectric film such as SiO₂ is formed in an upper surface of a p-GaAs electrode layer 6, an about 3. μ m-wide mesa stripe is formed in the orientation <110> in a p-clad layer 4 by using photolithography and wet etching methods. Furthermore, an n-type semiconductor current block layer 5 is selectively formed in a light emission stripe side surface by using an MOVPE method. Since refraction factor of the current block layer 5 is thereby smaller than refraction factor of the p-clad layer 4, equivalent refraction factor of the light emission stripe 9 becomes high in comparison with a stripe side surface. As a result, light and current are confined in the light emission stripe layer 9 effectively and highly effective oscillation can be realized at a low threshold value.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-74425

(43)公開日 平成7年(1995)3月17日

(51)Int.Cl.⁶

識別記号 庁内整理番号

F I

技術表示箇所

H 01 S 3/18

審査請求 有 請求項の数2 O.L (全6頁)

(21)出願番号 特願平5-218292

(71)出願人 000004237

日本電気株式会社

(22)出願日 平成5年(1993)9月2日

東京都港区芝五丁目7番1号

(72)発明者 石川 信

東京都港区芝五丁目7番1号 日本電気株式会社内

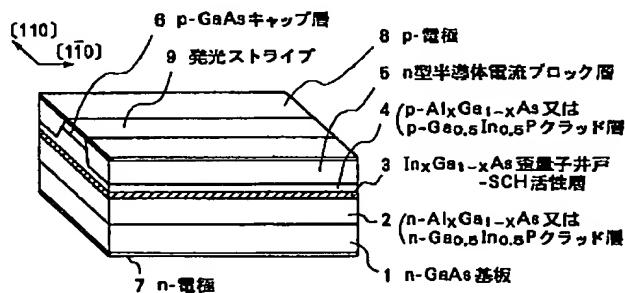
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】歪量子井戸型半導体レーザ

(57)【要約】

【目的】高信頼なGaAs基板上の0.7~1.1μm帯歪量子井戸半導体レーザを実現する。

【構成】GaAs基板1と異なる格子定数を有するIn_xGa_{1-x}As、(あるいはIn_xGa_{1-x}As、P_{1-x}、又はAl_xGa_{1-x}As)歪量子井戸型活性層3を持ち、かつストライプ状の発光領域に電流を狭窄する構造を持つダブルヘテロ型半導体レーザの発光ストライプ9を<-110>方向とした。発光ストライプ9をLDが延びる方向と平行な<-110>方向に形成しているので、ストライプ外部に転位が存在しても通電によってLDが発光ストライプ9に侵入することはない。従って簡便なスクリーニング工程により長時間安定に動作する素子を容易に選別することができ、高信頼な0.7~1.1μm帯歪量子井戸レーザを実現する。



【特許請求の範囲】

【請求項1】 基板と異なる格子定数を有する歪量子井戸型活性層を持ち、かつストライプ状の発光領域に電流を狭窄する構造を持つダブルヘテロ型半導体レーザにおいて、前記発光ストライプを<-110>方向としたことを特徴とする歪量子井戸型半導体レーザ。

【請求項2】 GaAsを基板とし、歪量子井戸活性層をIn_xGa_{1-x}As、またはIn_xGa_{1-x}As_yP_{1-y}、またはAl_xIn_yGa_zAs_w(0<x, y, z<1)としたことを特徴とする請求項1記載の歪量子井戸型半導体レーザ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は光通信及び光情報処理用光源として有用な高信頼な歪量子井戸型半導体レーザに関するものである。

【0002】

【従来の技術】 近年、In_xGa_{1-x}Asの歪量子井戸を活性層としたGaAs基板上の半導体レーザは、従来ない0.9~1.0μmの発振波長が得られるため、ファイバアンプ励起及び固体レーザ励起用の光源として注目されている。歪量子井戸構造では、ホールバンドの縮退が解け、ホールの有効質量が低減するため、微分利得が大きくなる。この結果、発振しきい値の低減、微分効率の向上が期待でき、高性能な半導体レーザを実現できる。

【0003】 従来の歪量子井戸半導体レーザとしては、例えば図7に示すような構造が報告されている。(アプライド フィジックス レター、Appl. Phys. Lett. 60巻、1992年、P. 1413~1414又はアプライド フィジックス レター、Appl. Phys. Lett. 59巻、1991年、p. 1046~1048)。この構造では、MOVPE又はMBE等の気相成長法により、GaAs基板1上に、n-Al_xGa_{1-x}As又は-p-Ga_xIn_{1-x}Pクラッド層2、In_xGa_{1-x}As歪量子井戸-SCH活性層3、p-Al_xGa_{1-x}As又はp-Ga_xIn_{1-x}Pクラッド層4及びp-GaAsキャップ層6のエピタキシャル層を順次積層する。p-クラッド層4中に形成された発光ストライプ9の周囲を絶縁性のポリイミド13で埋め込むことにより、発光領域に効率的に電流が注入される。通常、従来の構造では、安定な横モード特性の得られる2~3μmの狭メサ幅を形成するために、逆メサすなわち<-110>方向の発光ストライプが用いられる。この構造により、0.98~1.02μmの発振波長において、100mW以上の良好な高出力特性が実現されている。

【0004】

【発明が解決しようとする課題】 しかしながら従来の技術では、In_xGa_{1-x}As歪量子井戸層の格子定数

がGaAs基板1と大きく異なっているため、歪量子井戸層の両界面にミスフィット転位が導入されやすい。こうしたミスフィット転位は、In_xGa_{1-x}As歪量子井戸層を臨界膜厚以下に設定することで抑制可能であるが、完全に無欠陥なエピタキシャル層を得ることは極めて困難である。発光領域の近傍に少しでも転位が存在すると、通電中注入キャリアの非発光再結合エネルギーにより暗線欠陥(DLD)に成長し、素子劣化をもたらす。III-V族化合物半導体の場合、(111)面上のすべり転位が導入されやすいため、転位は(100)面上では<110>及び<-110>方向に形成されるが、結晶の異方性から<-110>方向に延びやすい。従ってDLDも通電により<-110>方向の指向性を持つ。

【0005】 従来のように発光ストライプ9を<110>方向に形成した半導体レーザでは、DLDがストライプと垂直方向に形成される。ストライプ内部に転位が存在する場合はもとより、ストライプ外部に転位が存在する場合でもリーク電流がゼロでない限り、DLDはある一定時間後に必ず発光ストライプ9に到達し劣化をもたらす。従って、従来構造では初期的に安定動作が得られても、長期通電後突発的に劣化する可能性がある。このように、従来の技術には安定に動作する素子の歩留まりが低いことと、スクリーニングで良質素子を選別しにくいことに解決すべき課題があった。

【0006】

【課題を解決するための手段】 本発明を構成する手段は三つあり、その一つは、GaAs基板と異なる格子定数を有するIn_xGa_{1-x}As歪量子井戸型活性層を持ち、かつストライプ状の発光領域に電流を狭窄する構造を持つダブルヘテロ型半導体レーザにおいて、前記発光ストライプを<-110>方向としたことを特徴とする。

【0007】 他の一つは、GaAs基板と異なる格子定数を有するIn_xGa_{1-x}As_yP_{1-y}、歪量子井戸型活性層を持ち、かつストライプ状の発光領域に電流を狭窄する構造を持つダブルヘテロ型半導体レーザにおいて、前記発光ストライプを<-110>方向としたことを特徴とする。

【0008】 他の一つは、GaAs基板と異なる格子定数を有するAl_xIn_yGa_zAs_w歪量子井戸型活性層を持ち、かつストライプ状の発光領域に電流を狭窄する構造を持つダブルヘテロ型半導体レーザにおいて、前記発光ストライプを<-110>方向としたことを特徴とする。

【0009】

【作用】 本発明の構造では、発光ストライプ9をDLDが延びる方向と平行な<-110>方向に形成している。この場合、ストライプ内部に転位があると急速劣化をもたらすが、ストライプ外部に転位が存在しても通電

によってDLDが発光ストライプ9に侵入することはない。従って簡便なスクリーニング工程により長時間安定に動作する素子を容易に選別することができる。以上本発明の構造では、高信頼な0.7~1.1μm歪量子井戸半導体レーザを高歩留まりで得ることができる。

【0010】

【実施例】以下、図面を用いて本発明の実施例を詳しく説明する。図1は、本発明のひとつの実施例を示す斜視図である。まずn-GaAs基板状にMOVPE又はMBEの気相成長法を用いてn-Ga_xIn_yP又はn-Al_xGa_{1-x}Asクラッド層2、In_xGa_{1-x}As歪量子井戸-SCH活性層3、p-Ga_xIn_yP又はp-Al_xGa_{1-x}Asクラッド層4及びp-GaAs電極層6を順次積層する。In_xGa_{1-x}As歪量子井戸層は、p、n-クラッド層2、4と歪量子井戸層との中間のバンドギャップを有する光ガイド層に挟まれており、SCH(Separate Confinement Heterostruc-

ture)構造となっている。In_xGa_{1-x}As歪量子井戸層厚は、格子不整による転位の増殖を抑えるため、In組成応じてForce Balance Modelの臨界膜厚以下に設定する。

【0011】次にSiO₂等の誘電体膜をp-GaAs電極層6の上面に形成した後、フォトリソグラフィーとウエットエッチングの手法を用いて、<-110>方向に幅3μm程度のメサストライプをp-クラッド層4中に形成する。ここで発光ストライプ側部のp-クラッド層残り厚は、水平方向に十分な屈折率差を形成するため0.3μmとした。さらにMOVPE法を用いて、発光ストライプ側部にn型半導体電流プロック層5を選択的に形成する。n型半導体電流プロック層としては、クラッド層2、4に用いる材料に応じて例えば表1に示す半導体を用いればよい。

【0012】

【表1】

p-クラッド層	電流プロック層
Al _x Ga _{1-x} As (x>0.41)	Al _y Ga _{1-y} As (x<y)
Al _x Ga _{1-x} As (x<0.41)	Ga _{0.5} In _{0.5} P又はAl _y Ga _{1-y} As (x<y)
Ga _{0.5} In _{0.5} P	Al _y Ga _{1-y} As (y>0.41)

【0013】このような半導体を用いれば、電流プロック層5の屈折率はp-クラッド層4の屈折率より小さくなるため、発光ストライプ9の等価的な屈折率はストライプ側部に比べて高くなる。この結果、光と電流が効率的に発光ストライプ部9に閉じ込められ、低しきい値で高効率な発振を実現できる。さらにn-GaAs基板側にn電極7、p-GaAsキャップ層側に電極8を形成した後、へき開により長さ500μm程度の共振器を形成する。両端面には、Al_xO_y、a-Si、SiO₂及びSi₃N₄等の誘電体から成る多層膜反射鏡を形成して、本発明に係わる一実施例の構造が実現できる。

【0014】図2は、本発明の別の実施例を示す構造斜視図である。この場合、活性層は、In_xGa_{1-x}As_yP_{1-y}、歪量子井戸-SCH層10で形成されている。前述の実施例と同様に、In_xGa_{1-x}As_yP_{1-y}、歪量子井戸層は、p、n-クラッド層2、4と歪量子井戸層との中間のバンドギャップを有する光ガイド層に挟まれており、SCH構造となっている。この場合でも、<-110>方向に発光ストライプ9が形成され、n型半導体電流プロック層5の働きにより、発振光及び電流が効率的に発光ストライプ部9に閉じ込められる。電流プロック層としては、表1で述べた材料に加えて、発振光が0.86μm以下の場合にはn-GaAs層も用いることができる。

【0015】図3は、本発明の別の実施例を示す構造斜視図である。この場合、活性層は、Al_xIn_yGa_{1-x-y}As歪量子井戸-SCH層で形成されている。前述の実施例と同様に、Al_xIn_yGa_{1-x-y}As歪量子井戸層は、p、n-クラッド層2、4と歪量子井戸層との中間のバンドギャップを有する光ガイド層に挟まれており、SCH構造となっている。この場合でも<-110>方向に発光ストライプ9が形成され、n型半導体電流プロック層5の働きにより、発振光及び電流が効率的に発光ストライプ部9に閉じ込められる。電流プロック層としては、表1で述べた材料に加えて、発振光が0.86μm以下の場合にはn-GaAs層も用いることができる。

【0016】図4は、本発明の別の実施例を示す構造斜視図である。この構造では、前述のエピタキシャル成長層を順次積層した後、フォトリソグラフィーとウエットエッチングの手法を用いて、p-クラッド層4中に<-110>方向の発光ストライプ9を形成する。その後、発光ストライプ9の上部を除いてSiO₂等の絶縁膜12をp側に形成し、さらにn電極7及びp電極8を形成する。こうしたリッジ構造では、p-クラッド層4と空気との屈折率差により水平方向に屈折率分布が形成される。SCH活性層には、前述のIn_xGa_{1-x}As歪

量子井戸-SCH活性層3, In_xGa_{1-x}As, P_y, 歪量子井戸-SCH活性層10及びAl_xGa_{1-x}As歪量子井戸-SCH活性層活性層1のいずれも適用することができる。また絶縁膜12には、SiO₂等の誘電体膜の他にポリイミド樹脂も用いることができる。

【0017】III-V族化合物半導体の場合、(111)面上のすべり転位が導入されやすいため、(100)面上では転位は<110>又は<-110>方向に延びる。しかし結晶の異方性から転位は<110>方向よりも<-110>方向に延びやすい。

【0018】図6は、ジャーナル Applied Physics 64巻、1988年、p. 4843~4852に掲載されたデータであり、In_xGa_{1-x}As/GaAs歪ヘテロ構造における転位密度の方向依存性を示している。図中に示された方向は、転位と垂直に交差する方位を示しており、転位はその90°方向を向く。これにより歪層が薄い領域では、<-110>方向に延びる転位が圧倒的に多い。(図6の<110>方向に対応する。) 暗線欠陥(DLD)は転位の集積によって形成されるので、DLDもまた<-110>方向の指向性を持つ。

【0019】本発明の構造では、発光ストライプ9をDLDが延びる方向と平行な<-110>方向に形成している。この場合、ストライプ内部に転位があると急速劣化をもたらすが、ストライプ外部に転位が存在しても通電によってDLDが発光ストライプ9に侵入することはない。従って簡単なスクリーニング工程により長時間安定に動作する素子を容易に選別することができる。

【0020】発明の効果を確認するために、p-n-Al_xGa_{1-x}Asクラッド層、In_xGa_{1-x}As歪量子井戸活性層、及びn-GaAs電流プロック層を用いた利得導波LDを試作し、ストライプ方位の信頼性に及ぼす影響を調べた。通電試験は、転位の運動を速めるため雰囲気温度を90°と高めて行った。図5に初期200時間の劣化率に対する2000時間後の最終劣化量を示す。図5(a)が従来の<110>ストライプ、図5(b)が本発明の<-110>ストライプの場合それぞれ示している。従来の<110>ストライプでは、発光部から離れた欠陥も通電によって一定時間後にストライプ部に到達するため、安定動作後劣化する素子もあり、初期劣化率と最終劣化量との間に明確な相関がみられない。従って、長時間安定に動作する素子をスクリーニング選別することは極めて困難である。

る。またDLDの発光ストライプ部への侵入確率も高いため、劣化素子の割合も多い。一方本発明の<-110>ストライプでは、ストライプ部に欠陥がある場合には急速劣化をもたらすが、ストライプから離れた欠陥が発光部に到達することはない。この結果、図5(b)に示すように初期劣化率と最終劣化量に明確な相関がみられる。例えば、初期劣化率 2×10^{-4} 以下の基準を用いれば、良品素子をスクリーニング選別することができる。また<-110>ストライプでは、従来構造に比べて安定素子の割合も高くできる。

【0021】

【発明の効果】本発明の構造によれば、高信頼な0.7~1.1μm帯歪量子井戸半導体レーザを効率良くかつ高歩留まりで得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の構造を示す斜視図である。

【図2】本発明の別の実施例の構造を示す斜視図である。

【図3】本発明の別の実施例の構造を示す斜視図である。

【図4】本発明の別の実施例の構造を示す斜視図である。

【図5】本発明の効果を説明するための図である。

【図6】本発明の効果を説明するための図である。

【図7】従来の歪量子井戸半導体レーザの構造を示す斜視図である。

【符号の説明】

1 n-GaAs基板

2 n-As, Ga_xAs又はn-Ga_xIn_{1-x}Pクラッド層

3 In_xGa_{1-x}As歪量子井戸-SCH活性層

4 p-Al_xGa_{1-x}As又はp-Ga_xIn_{1-x}Pクラッド層

5 n型半導体電流プロック層

6 p-GaAsキャップ層

7 n電極

8 p電極

9 発光ストライプ

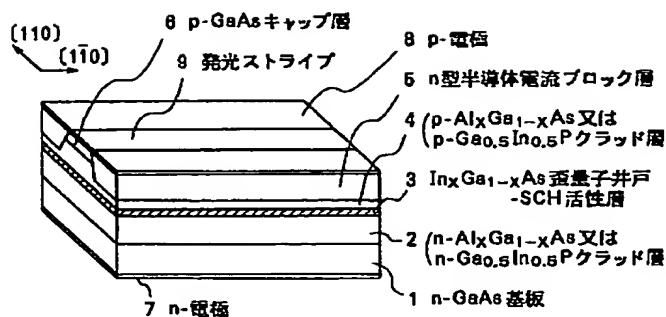
10 In_xGa_{1-x}As, P, 歪量子井戸-SCH活性層

11 Al, In, Ga_xAs歪量子井戸-SCH活性層

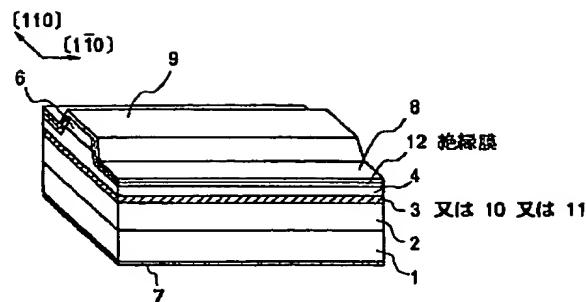
12 絶縁膜

13 ポリイミド埋め込み層

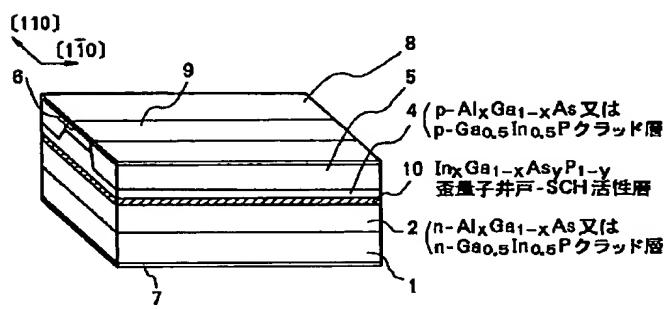
【図 1】



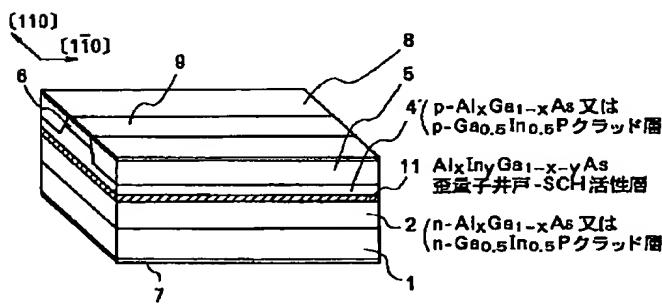
【図 4】



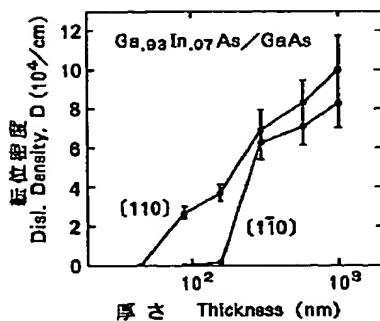
【図 2】



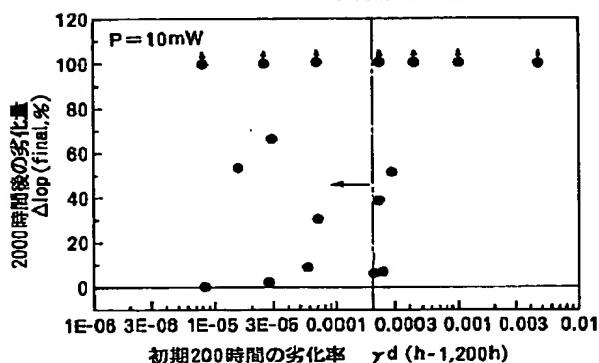
【図 3】



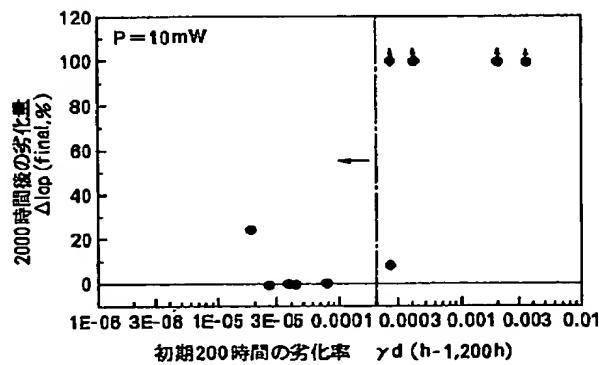
【図 6】



利得導波 LD の 80°C 通電試験



(a) 従来構造 <110> ストライプ



(b) 本発明の構造 <110> ストライプ

【図 7】

